

Annexe A5.3.

Les registres

(Compléments)

Un registre est un circuit permettant d'enregistrer provisoirement un « mot » binaire en vue de son transfert ultérieur dans un autre circuit (pour traitement, stockage, affichage,...).

A5.3.1. Les registres de mémorisation

Un registre permet la mémorisation de n bits. Il est donc constitué de n bascules, mémorisant chacune un bit. L'information est emmagasinée sur un signal de commande et ensuite conservée et disponible en lecture.

La figure ci-dessous donne un exemple de registre 4 bits réalisé avec quatre bascules D.

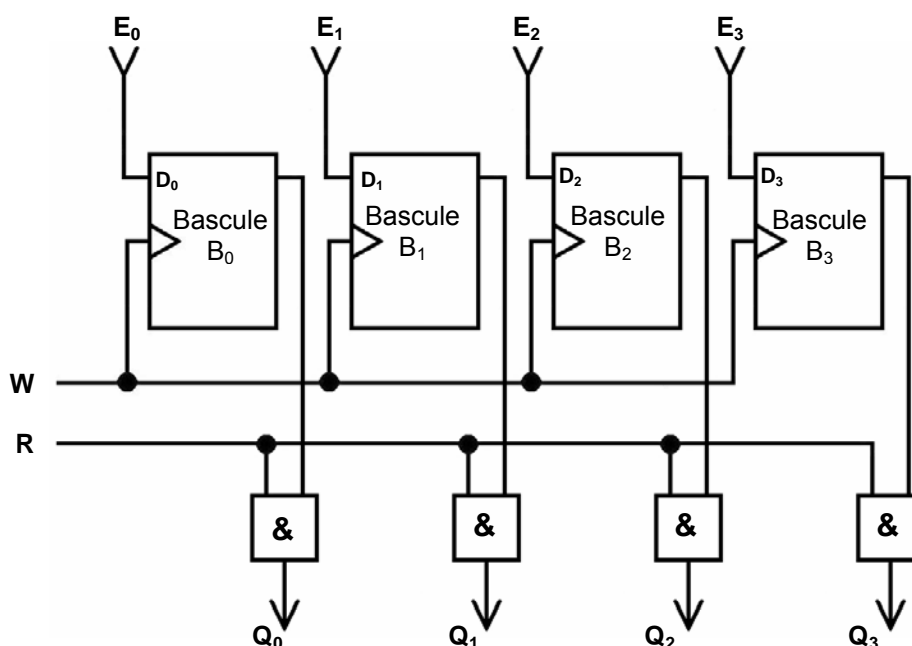


Fig. A5.3-1

En synchronisme avec le signal d'écriture W appliqué sur les entrées d'horloge des bascules, le registre mémorise les données présentes sur les entrées E0, E1, E2 et E3. Elles sont conservées jusqu'au prochain signal de commande W.

Dans cet exemple les états mémorisés peuvent être lus sur les sorties Q₀, Q₁, Q₂ et Q₃ en coïncidence avec un signal de validation R. Lorsque ces sorties sont connectées à un bus, les portes ET en coïncidence avec ce signal de lecture sont remplacées par des portes à trois états.

A5.3.2. Les registres à décalage

Dans un registre à décalage les bascules sont interconnectées de façon à ce que l'état logique de la bascule de rang i puisse être transmis à la bascule de rang $i+1$ (ou $i-1$) quand un signal d'horloge est appliqué à l'ensemble des bascules. L'information peut être chargée de deux manières dans ce type de registre.

- *Entrée parallèle* : l'information est présentée comme dans le cas du registre de mémorisation vu précédemment. En général une porte d'inhibition est nécessaire pour éviter tout risque de décalage pendant le chargement parallèle.
- *Entrée série* : l'information est présentée séquentiellement bit après bit à l'entrée de la première bascule. A chaque signal d'horloge un nouveau bit est introduit pendant que ceux déjà mémorisés sont décalés d'un niveau dans le registre. La figure ci-dessous schématise le chargement d'un registre 4 bits en quatre coups d'horloge.

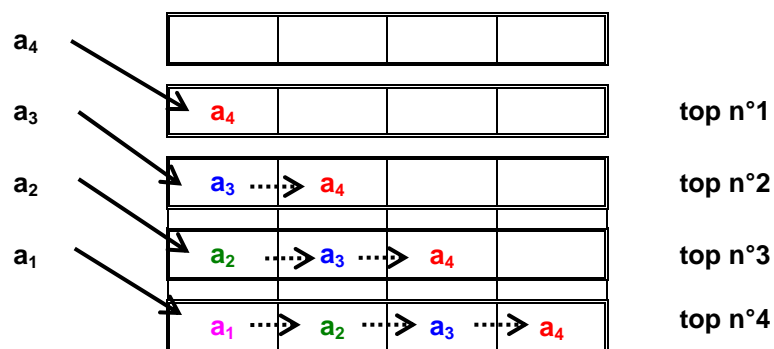


Fig. A5.3-2

De même l'information peut être lue en série ou en parallèle. D'autre part, certains registres peuvent être capables de décaler à gauche et à droite.

A5.3.3. Les registres tampon (ou latches)

Un registre tampon est constitué par une association de bascules (le plus souvent de type D), sans interactions directes les unes avec les autres. Un registre tampon met en mémoire sur ses sorties le mot présent sur ses entrées à la dernière impulsion d'horloge, et le garde jusqu'à la prochaine impulsion d'horloge.

Exemple d'application :

En association avec un registre à décalage, un registre tampon permet la conversion série \leftrightarrow parallèle : le mot parallèle est transmis sur les sorties du registre tampon quand il est en place sur les sorties du registre à décalage. Un exemple de réalisation est donné par la figure ci-dessous :

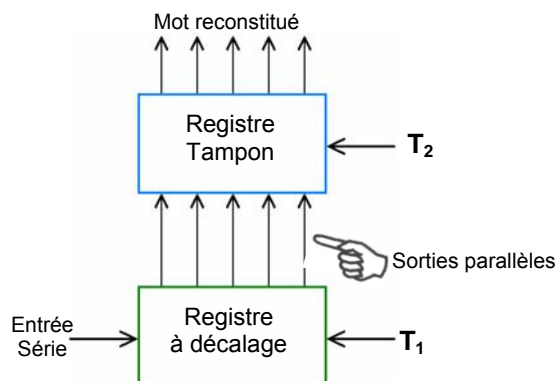


Fig. A5.3-3

Dans cet exemple, la fréquence de l'horloge T_2 doit être le cinquième de celle de l'horloge T_1 .

A5.3.4. Mémoire vive ou RAM (Random Access Memory)

Ce sont des "boîtes noires", avec des entrées d'adresse, des entrées de données et des sorties de données. On y trouve aussi une entrée de commande lecture/écriture, permettant de choisir le mode de fonctionnement :

- soit écrire une donnée à l'adresse définie par le mot d'adresse ;
- soit lire la donnée présente à l'adresse définie par le mot d'adresse, et qui y a été écrite antérieurement.

Il s'agit d'une amélioration de la fonction de mémoire temporaire d'un registre tampon : on a la possibilité de stocker plusieurs mots simultanément.